

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-227040

(43)Date of publication of application : 20.12.1984

(51)Int.Cl.

G11B 7/00

(21)Application number : 58-101168

(71)Applicant : NEC CORP

(22)Date of filing : 07.06.1983

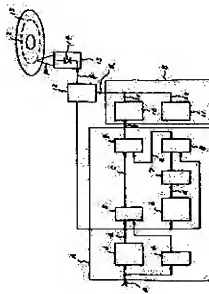
(72)Inventor : TANAHASHI YUTAKA

(54) OPTICAL STORAGE WRITING CIRCUIT

(57)Abstract:

PURPOSE: To reduce an average power of a recording current supplied for forming a bit, and to attain a long-lived optical recording head by changing a current supplying part, and forming only the leading edge and the trailing edge of a bit formed in an optical storage medium, by an optical output of a large power.

CONSTITUTION: This write data (a), first of all, is delayed by a time T1 by a delaying circuit 3, becomes a write indicating signal (b), and it is supplied to AND circuits 5, 8, a delaying circuit 6 and a current switching circuit 12. A trailing edge pulse signal (c) and a leading edge pulse signal (e) are subjected to the sum by an OR circuit 9, become a power-up indicating signal (f), and it is inputted to a current supplying circuit 10. The current supplying circuit 10 operates so as to output a power-up current I1 only when the power-up indicating signal (f) is inputted, and on the other hand, a current supplying circuit 11 outputs a constant current I2. This power-up current I1 and the constant current are added, supplied as a write current (h) to the current switch 12, and by this switch, a recording current (g) is outputted only while the write indicating signal (b) is logical "1".



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

① Int. Cl.³
G 11 B 7/00

識別記号

庁内整理番号
Z 7734—5D

② 公開 昭和59年(1984)12月20日

発明の数 1
審査請求 有

(全 5 頁)

④ 光記憶書込回路

東京都港区芝五丁目33番1号日
本電気株式会社内

⑤ 特 願 昭58—101168

⑥ 出 願 人 日本電気株式会社

⑦ 出 願 昭58(1983)6月7日

東京都港区芝五丁目33番1号

⑧ 発 明 者 棚橋豊

⑨ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

光記憶書込回路

2. 特許請求の範囲

光記憶媒体にビットの形成を指示する書込指示信号を書込ゲートに応じて発生するとともに前記書込指示信号の前縁および後縁で発生するパワーアップ指示信号を出力する書込指示発生部と、前記パワーアップ指示信号が供給されたときには前記パワーアップ指示信号が供給されないときに出力される予め定められたパワーよりも大きいパワーの書込電流を出力する電流供給部と、前記書込指示信号が供給されたときに前記書込電流を記憶電流として出力する電流スイッチ回路と、前記記憶電流に応じた先出力により前記光記憶媒体にビットを形成するための光配線ヘッドとを含むことを特徴とする光記憶書込回路。

3. 発明の詳細な説明

本発明は、光記憶書込回路、特に、光学的な手段によりデジタル情報をディスク形状の光記憶媒体に記録する光記憶書込回路に関する。

一般に、光ディスク装置などの光記憶装置は書込手段にレーザ光が使用されており、このレーザ光を光学レンズで微小の光スポットに収束させ、そのエネルギーにより光記憶媒体にビットを形成させて情報の記録が行なわれる。

第1図は本発明および従来の光記憶書込回路における書込ゲートと光記憶媒体上のビットとの関係を説明するための関係説明図で、一例として、モディファイドFM(MFM)記録変調方式における書込ゲートと光記憶媒体上のビット2との関係を示しており、書込ゲートに対する情報の記録はビット2の有無の境界であるため、いかに正確な位置にビット2の隅が形成されるかが重要になる。

しかし、今、書込ゲートがビットの有無の間隔が1:1に相違した50%のデューティ比であ

っても、これを記録した時、ビット2の形成が媒体特性、記録パワー、先記録媒体と光記録ヘッドとの相対速度に影響されるため、ビット2の前後部および後部は急峻とはならず実効的なデュエティは50%に対しズレを生じる。

このデュエティ比のズレはデータの再生時にデータビット位置のズレ、すなわちビットシフトとなり、データ外側マージンの低下となり、誤読りの原因となる。

上述の光記録媒体上でのデュエティ比のズレは一般に、記録パワーを大きくすることにより改善されるが、一方、光ディスク装置は装置の小量化の要求からレーザ光源に半導体レーザが使用されるが、この半導体レーザは寿命の問題からできるだけ低いパワーでの使用が望まれる。

従来の光記録書き込み回路は、光記録媒体にビットの形成を指示する書き込み指示信号を書込データに応じて発生する書き込み発生部と、予め定められたパワーの書き込み電流を出力する電流供給部と、前記書き込み指示信号が供給されたときに前記書き込み電流を

記録電流として出力する電流スイッチ回路と、前記記録電流に応じた先出力により前記光記録媒体にビットを形成するための光記録ヘッドとを含んで構成される。

すなわち、従来の光記録書き込み回路は、光ディスク装置の小量化の要求からレーザ光源に半導体レーザが使用され、半導体レーザは寿命の問題からできるだけ低いパワーでの使用が望まれるため、比較的低い予め定められたパワーの記録電流を用い、デュエティ比のズレは書き込みデータのデュエティ比を変えて相殺させるようにしている。

しかし、記録電流のパワーが十分でないため媒体特性の差、あるいはディスク上で半径方向に与えられたトラック位置による相対速度の差でデュエティ比が変動するという欠点があり、また、記録電流の波形が矩形波であるため書き込みデータのデュエティ比を変えさせることは実質的には平均パワーの上昇となり半導体レーザの長寿命化には寄与せず、光記録ヘッドの寿命が短かいという欠点があった。

本発明の目的は、光記録ヘッドの寿命を長寿命化できる光記録書き込み回路を提供することにある。

すなわち、本発明の目的は上記従来技術の欠点を改善し、媒体特性、あるいは相対速度の変化に起因したデュエティ比の変動を低減し、かつ、平均パワーを低減して半導体レーザを含む光記録ヘッドの寿命を向上できる光記録書き込み回路を提供することにある。

本発明の光記録書き込み回路は、光記録媒体にビットの形成を指示する書き込み指示信号を書込データに応じて発生するとともに前記書き込み指示信号の前後および後部で発生するパワーアップ指示信号を出力する書き込み発生部と、前記パワーアップ指示信号が供給されたときには前記パワーアップ指示信号が供給されないときに出力される予め定められたパワーよりも大きいパワーの書き込み電流を出力する電流供給部と、前記書き込み指示信号が供給されたときに前記書き込み電流を記録電流として出力する電流スイッチ回路と、前記記録電流に応じた先出力により前記光記録媒体にビットを形成するため

の光記録ヘッドとを含んで構成される。

すなわち、本発明の光記録書き込み回路は、2値のデジタル信号を光出力の有無に対応させて光記録媒体に記録を行なうための光記録書き込み回路であって、第1のパワーレベルと、第1のパワーレベルに比較して小なる第2のパワーレベルをせまえ、光パワーの照射開始直後と終了直前に相当した前後接線部で前記第1のパワーレベルを有し、前記前後接線部以外では小なる前記第2のパワーレベルを有した記録パワー波形により記録を行なうように構成される。

すなわち、本発明の光記録書き込み回路は記録電流のパワーレベルとして第1のパワーレベルと第1のパワーレベルに比較して小なる第2のパワーレベルの2つのパワーレベルをせまえ、ビットの形成に際し、記録電流の波形がパワー照射である光出力の照射開始直後と終了直前に相当した前後接線部では第1のパワーレベルを有し、前後接線部以外では小なる第2のパワーレベルを有するよう構成される。

次に、本発明の実施例について、図面を参照して説明する。

第2図は本発明の一実施例を示すブロック図であり、第2図に示す光記憶送受信回路は、発信指示発生部Aと、電流供給部Bと、電流スイッチ回路12と、光記録ヘッド13とで構成される。ここで、発信指示発生部Aは送受信回路3、6と、インパース回路4、7と、アンプ回路5、8と、オプ回路9とを含んでおり、電流供給部Bは電流供給回路10、11を含んでいる。また、光記録ヘッド13は半導体レーザダイオード14を含み記憶媒体15に光出力Fを供給する。

第3図は第2図に示す実施例における各部の動作波形図である。

次に、第2図に示す光記憶送受信回路の動作を第3図を参照して説明する。

発信データはパルス変調(PFM)方式で記録・再生方式を用いて発生する波形を示している。が特にこの方式に限定されるものではない。

この発信データはまず、送受信回路3によって

時間T₁だけ遅延され発信指示信号bとなると、アンプ回路5、8、遅延回路6および電流スイッチ回路12に供給される。アンプ回路5の一方の入力には発信データaをインパースにより逆相性とした信号が供給されているためアンプ回路5の出力である後続パルス信号cは発信指示信号bの後縁部にかかる時間T₁のパルス幅を有した信号となる。また、アンプ回路8の一方の入力には発信指示信号bを遅延回路6で時間T₂だけ遅延した遅延信号dがインパース回路7で逆相性となった後に供給されているため、アンプ回路8の出力である前続パルス信号eは、発信指示信号bの前縁部にかかる時間T₂のパルス幅を有した信号となる。

これら後続パルス信号cと前続パルス信号eはオプ回路9で形がとられてパワーアップ指示信号fとなり、電流供給回路10に入力される。

電流供給回路10はパワーアップ指示信号fが入力されたときのみパワーアップ電流I₁を出力するよう動作し、一方、電流供給回路11は定電

流I₂を出力している。このパワーアップ電流I₁と定電流は加算されて発信電流として電流スイッチ12に供給され、ここで発信指示信号bが論理"1"の間だけ記録電流gが出力される。

この後、記録電流gは光記録ヘッド13内の半導体レーザダイオード14に供給されて光出力Fとなり、光記録ヘッド13の光学レンズで収束され、回転している光記憶媒体15の上に照射され、ビット2が形成される。

半導体レーザダイオード14から出力される光出力Fは供給される記録電流gに比例するため、パワーレベルとしては電流(I₁+I₂)に相当した第1のパワーレベルP₁と電流I₂に相当した第2のパワーレベルP₂が存在し、ビット2の形成に際して、ビット2の前縁部に対応した時間T₁と後縁部に対応した時間T₂の間は大きいパワーレベルP₁が光記憶媒体15に照射され、前縁部以外では小さいパワーレベルP₂が照射されることになる。

以上の実施例によれば情報点であるビットの有

無の検出付近では大きなパワーで記録されるためデューティ比は改善され、媒体特性、あるいは相対速度の変化に起因したデューティ比の変動も低減される。このデューティ比の改善効果は従来技術で大きいパワーレベルP₁で一様に照射した場合と同等と考えられるため、逆に、従来技術より小さな平均パワーで同等のデューティ比が得られることになる。

また、発信データのデューティ比を変えてデューティ比のズレを補正する方法を併用する場合には小さいパワーレベルP₂での照射時間が増加するののため平均パワーの増加量を小さくできる利点もある。

本発明の光記憶送受信回路は、電流供給部を変更して光記憶媒体に形成されるビットの前縁および後縁のみを大きなパワーの光出力で形成させることにより、ビットを形成するために供給する記録電流の平均パワーを削減できるので、光記録ヘッドの長寿命化を達成できるという効果がある。

すなわち、本発明の光記憶送受信回路は、記録電

図のパワーをその前後線路で大なるパワーレベルに前後線路以外では小なるパワーレベルとするとにより、低い平均パワーにもかかわらず延焼特性、相対速度の変化に起因したデューティ比のズレを改善できるという効果がある。

a……書き込データ、b……書き込指示信号、c……後線パルス信号、d……遅延信号、e……前線パルス信号、f……パワーアップ指示信号、g……記録電流、h……書き込電流、p……光出力。

代理人 弁護士 内 原 晋



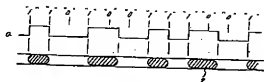
4. 図面の簡単な説明

第1図は本発明および従来の光記憶書き込回路における書き込データと光記憶媒体上のビットとの関係を説明するための関係説明図。

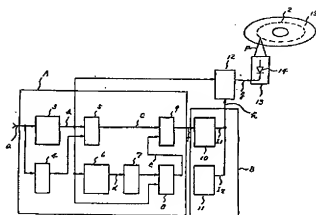
第2図は本発明の一実施例を示すブロック図。

第3図は第2図に示す実施例における各部の動作波形図である。

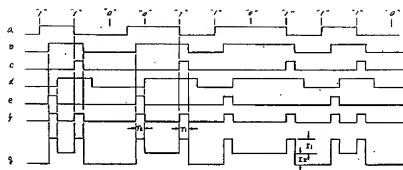
- A……書き込指示発生部、B……電流供給部、
2……ビット、3、6……遅延回路、4、7……インバータ回路、5、8……アンド回路、9……オア回路、10、11……電流供給回路、12……電流スイッチ回路、13……光記憶ヘッド、
14……半導体レーザダイオード、15……光記憶媒体。



第1図



第2図



第 3 圖